

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-059948

(43)Date of publication of application : 28.02.2003

(51)Int.Cl.

H01L 21/338
H01L 21/205
H01L 29/778
H01L 29/78
H01L 29/812

(21)Application number : 2001-248735

(71)Applicant : SANKEN ELECTRIC CO LTD

(22)Date of filing : 20.08.2001

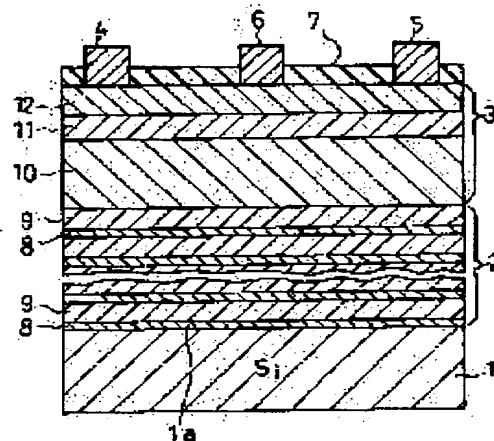
(72)Inventor : MOKU TETSUJI
OTSUKA KOJI

(54) SEMICONDUCTOR DEVICE AND PRODUCTION METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the costs of a GaN compound semiconductor device.

SOLUTION: A buffer layer 2 is provided with the structure of alternately laminating a plurality of first layers 8 composed of Al and second layers 9 composed of GaN on a wafer 1 composed of silicon. A gallium-nitride semiconductor region 3 for HEMT element is formed on the buffer layer 2.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-59948

(P2003-59948A)

(43) 公開日 平成15年2月28日 (2003.2.28)

(51) Int.Cl.⁷

識別記号

F I

テマコード* (参考)

H 0 1 L 21/338

H 0 1 L 21/205

5 F 0 4 5

21/205

29/80

H 5 F 1 0 2

29/778

B 5 F 1 4 0

29/78

29/78

3 0 1 B

29/812

審査請求 未請求 請求項の数12 O L (全 11 頁)

(21) 出願番号

特願2001-248735(P2001-248735)

(22) 出願日

平成13年8月20日 (2001.8.20)

(71) 出願人 000106276

サンケン電気株式会社

埼玉県新座市北野三丁目6番3号

(72) 発明者 佐 哲次

埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内

(72) 発明者 大塚 康二

埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内

(74) 代理人 100072154

弁理士 高野 則次

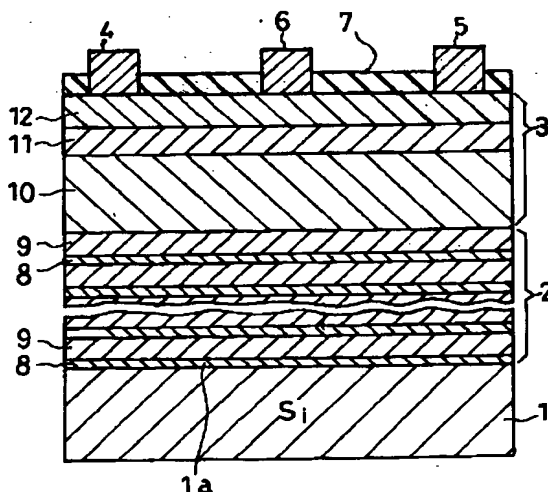
最終頁に続く

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 GaN系化合物半導体装置の低コスト化が困難であった。

【解決手段】 シリコンから成る基板1の上にAlNから成る第1の層8とGaNから成る第2の層9とを交互に複数積層した構造のバッファ層2を設ける。バッファ層2の上にHEMT素子用の窒化ガリウム系半導体領域3を形成する。



【特許請求の範囲】

【請求項1】 窒化物系化合物半導体を有する半導体装置であって、

シリコン又はシリコン化合物から成る基板と、

前記基板の一方の主面上に配置されバッファ層と、

前記バッファ層の上に配置された少なくとも1つの窒化物系化合物半導体層を含んでいる半導体素子用半導体領域と、

前記半導体素子用半導体領域の表面上に配置された第1の主電極、第2の主電極及び制御電極とを備え、

前記バッファ層は、

化学式 $Al_xM_yGa_{1-x-y}N$

ここで、前記Mは、In（インジウム）とB（ボロン）とから選択された少なくとも1種の元素、

$$\begin{aligned} \text{前記 } x \text{ 及び } y \text{ は、 } & 0 < x \leq 1, \\ & 0 \leq y < 1, \\ & x + y \leq 1 \end{aligned}$$

を満足する数値、で示される材料から成る第1の層と、

化学式 $Al_aM_bGa_{1-a-b}N$

ここで、前記MはIn（インジウム）とB（ボロン）とから選択された少なくとも1種の元素、

$$\begin{aligned} \text{前記 } a \text{ 及び } b \text{ は、 } & 0 \leq a \leq 1, \\ & 0 \leq b < 1, \\ & a + b \leq 1 \end{aligned}$$

を満足させる数値、で示される材料から成る第2の層との複合層とから成ることを特徴とする半導体装置。

【請求項2】 前記第1の層は $Al_xGa_{1-x}N$ から成り、前記第2の層は、 $Al_aGa_{1-a}N$ から成ることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記第1の層は $Al_xIn_yGa_{1-x-y}N$ から成り、前記第2の層は、 $Al_aIn_bGa_{1-a-b}N$ から成り、前記第1及び第2の層の少なくとも一方にIn（インジウム）が含まれていることを特徴とする請求項1記載の半導体装置。

【請求項4】 前記第1の層は、 $Al_xB_yGa_{1-x-y}N$ から成り、前記第2の層は、 $Al_aB_bGa_{1-a-b}N$ から成り、前記第1及び第2の層の少なくとも一方にB（ボロン）が含まれていることを特徴とする請求項1記載の半導体装置。

【請求項5】 前記バッファ層は、複数の前記第1及び第2の層から成り、前記第1の層と前記第2の層とが交互に積層されていることを特徴とする請求項1又は2又は3又は4記載の半導体装置。

【請求項6】 前記バッファ層における前記第1の層の厚みが0.5nm～50nm及び前記第2の層の厚みが0.5nm～200nmであることを特徴とする請求項1又は2又は3記載の半導体装置。

【請求項7】 前記基板の前記バッファ層が配置されている側の主面は、ミラー指数で示す結晶の面方位において（111）ジャスト面又は（111）面から-4度から+4度の範囲で傾いている面であることを特徴とする

請求項1記載の半導体装置。

【請求項8】 前記窒化物系化合物半導体層は、Ga₂N（窒化ガリウム）層、AlInN（窒化インジウム アルミニウム）層、AlGa₂N（窒化ガリウムアルミニウム）層、InGa₂N（窒化ガリウム インジウム）層、及びAlInGa₂N（窒化ガリウム インジウム アルミニウム）層から選択されたものであることを特徴とする請求項1記載の半導体装置。

【請求項9】 前記半導体領域は、電界効果トランジスタを形成するための複数の半導体層から成り、前記第1の主電極はソース電極であり、前記第2の主電極はドレイン電極であり、前記制御電極はゲート電極であることを特徴とする請求項1記載の半導体装置。

【請求項10】 前記半導体領域は、高電子移動度トランジスタ（HEMT）を形成するための複数の半導体層から成ることを特徴とする請求項1記載の半導体装置。

【請求項11】 前記半導体領域は、メタル・セミコンダクタ電界効果トランジスタ（MESFET）を形成するための複数の半導体層から成ることを特徴とする請求項1記載の半導体装置。

【請求項12】 窒化物系化合物半導体を有する半導体装置の製造方法であって、シリコン又はシリコン化合物から成る基板を用意する工程と、前記基板の上に、気相成長法によって、

化学式 $Al_xM_yGa_{1-x-y}N$

ここで、前記Mは、In（インジウム）とB（ボロン）とから選択された少なくとも1種の元素、

$$\begin{aligned} \text{前記 } x \text{ 及び } y \text{ は、 } & 0 < x \leq 1, \\ & 0 \leq y < 1, \\ & x + y \leq 1 \end{aligned}$$

を満足する数値、で示される材料から成る第1の層と、

化学式 $Al_aM_bGa_{1-a-b}N$

ここで、前記MはIn（インジウム）とB（ボロン）とから選択された少なくとも1種の元素、

$$\begin{aligned} \text{前記 } a \text{ 及び } b \text{ は、 } & 0 < a \leq 1, \\ & 0 \leq b < 1, \\ & a + b \leq 1 \end{aligned}$$

を満足させる数値、で示される材料から成る第2の層とを順次に形成してバッファ層を得る工程と、前記バッファ層の上に、少なくとも1つの窒化物系化合物半導体層から成る半導体素子用半導体領域を気相成長法によって形成する工程と、前記半導体素子用半導体領域の表面上に第1及び第2の主電極と制御電極とを形成する工程とを有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は窒化物系化合物半導体を用いたMESFETやHEMT等の半導体装置及びその製造方法に関する。

【0002】

【従来の技術】窒化ガリウム系化合物半導体を用いたメタル・セミコンダクタ電界効果トランジスタ即ちMESFET (Metal Semiconductor Field Effect Transistor) や高電子移動度トランジスタ即ちHEMT (High Electron Mobility Transistor) 等の半導体デバイスは公知である。従来の典型的な窒化ガリウム系化合物半導体を用いた半導体デバイスにおいては、サファイアから成る絶縁性基板の上に、500～600℃程度の比較的低温の基板温度で形成したGaNまたはAlNから成る低温バッファ層（以下、単に低温バッファ層と言う。）介して化合物半導体を形成する。

【0003】即ち、MESFETを形成する場合には、サファイアから成る絶縁性基板の上にGaNまたはAlNから成る低温バッファ層を介してSiをドーブしたn形GaN層から成る動作層即ちチャネル層を形成し、動作層の表面にソース電極、ドレイン電極及びゲート電極を形成する。また、HEMTを形成する場合には、サファイアから成る絶縁性基板の上にGaNまたはAlNから成る低温バッファ層を介して非ドーブのGaNから成る電子走行層即ちチャネル層とn形AlGaNから成る電子供給層を積層して形成し、電子供給層の表面にソース電極、ドレイン電極及びゲート電極を形成する。

【0004】

【発明が解決しようとする課題】ところで、この種の窒化ガリウム系又は窒化物系半導体装置は、周知のように多数の素子の作りこまれたウエハをダイシング、スクライビング、へき開(cleavage)等によって切り出して形成される。このとき、サファイアから成る絶縁性基板は硬度が高いため、このダイシング等を生産性良く行うことが困難であった。また、サファイアは高価であるため、半導体デバイスのコストが高くなった。また、サファイア基板上に窒化物系化合物半導体を結晶成長する場合、平坦な窒化物系化合物半導体層を得るためには上述のように低温バッファ層を形成する必要がある。低温バッファ層を介して高温で窒化物系化合物半導体層を結晶成長すれば、サファイア基板上に比較的平坦な窒化物系化合物半導体膜を形成することができる。しかし、GaNまたはAlNから成る低温バッファ層を形成した場合、低温では窒素源となるアンモニアは殆ど分解しない為、低温バッファ層は金属状のGaやAlを含んだアモルファス層となる。チャネル層即ち動作層等はこのアモルファス状態のバッファ層上に結晶成長されるため、低温バッファ層に近い領域では結晶欠陥の密度が非常に高くなる。この欠陥密度の高い領域は低抵抗のn形半導体層として機能するため、デバイスを動作させたときに動作層(チャネル層)以外にこのn形半導体層にも電流がリークする。この結果、良好なピンチオフ特性が得られなくなる。この問題を解決する方法として、特開2000-299325号には、バッファ層とチャネル層との間にAlGaN層を介在させて、低抵抗n形半導体層への電流リークを抑制する手法が提

案されている。しかし、AlGaN層の介在はエビタキシャル層内に格子不整に起因した歪を発生させるため、チャネル層の電子移動度を低下させ、更にはチャネル層にクラックを発生させるなどの問題を招来する。このため、AlGaN層のAl量や厚みが制約され、結果として十分にリーク電流を抑制することは困難であった。

【0005】また、サファイア基板の熱伝導率は、0.126W/cm・Kと小さい為、デバイスの動作中に発生する熱を十分に放出することができず、デバイスの耐圧や利得などを低下させるなどトランジスタの諸特性の低下を招いた。更に、GaN系HEMTでは、一般にGaN層の上にAlGaNを積層したヘテロ構造が採用されているが、GaN層の上にAlGaNを成長させた場合、格子不整によりAlGaN中の面内方向に引っ張り歪を発生させる。この応力のため、界面にはピエゾ分極電界が発生し、自発分極と併せるとヘテロ界面には数MV/cmという電界が発生する。この電界によりチャネル中には 10^{13} cm⁻²オーダーの2次元電子ガス即ち2DEGが蓄積し、チャネルシート抵抗の低下が図られドレイン電流を増加させることができる。このことはGaN層の上にAlGaNを積層したヘテロ構造を採用したGaN系HEMTの利点である。

【0006】しかしながら、サファイア基板は窒化物系化合物半導体よりも熱膨張係数が大きい為、熱不整によってエビタキシャル層に圧縮歪を発生させる。この圧縮歪は、格子不整に起因したAlGaN中の引っ張り歪をキャンセルする方向に働く為、ピエゾ分極電界を減少させてしまう。このため、2DEGの電子濃度も低下し、AlGaN/GaN系HEMTの性能を十分に発揮できない。

【0007】そこで、本発明の目的は、上述の問題点を解決できる窒化物系化合物半導体を用いたMESFETやHEMT等の半導体装置及びその製造方法を提供することにある。

【0008】

【課題を解決するための手段】上記課題を解決し、上記目的を達成するための本発明は、窒化物系化合物半導体を有する半導体装置であって、シリコン又はシリコン化合物から成る基板と、前記基板の一方の主面上に配置されバッファ層と、前記バッファ層の上に配置された少なくとも1つの窒化物系化合物半導体層を含んでいる半導体素子用半導体領域と、前記半導体素子用半導体領域の表面上に配置された第1の主電極、第2の主電極及び制御電極とを備え、前記バッファ層は、
化学式 $Al_xM_yGa_{1-x-y}N$
ここで、前記Mは、In（インジウム）とB（ボロン）とから選択された少なくとも1種の元素、

$$\begin{aligned} \text{前記 } x \text{ 及び } y \text{ は、} & 0 < x \leq 1, \\ & 0 \leq y < 1, \\ & x + y \leq 1 \end{aligned}$$

を満足する数値、で示される材料から成る第1の層と、
化学式 $Al_xM_yGa_{1-x-y}N$

ここで、前記MはIn（インジウム）とB（ボロン）とから選択された少なくとも1種の元素、

$$\begin{aligned} \text{前記 } a \text{ 及び } b \text{ は、} & 0 \leq a \leq 1, \\ & 0 \leq b < 1, \\ & a + b \leq 1 \end{aligned}$$

を満足させる数値、で示される材料から成る第2の層との複合層とから成ることを特徴とする半導体装置に係るものである。

【0009】なお、請求項2に示すように、前記第1の層を $Al_xGa_{1-x}N$ 、前記第2の層を、 $Al_aGa_{1-a}N$ とすることができる。また、請求項3に示すように、前記第1の層を $Al_xIn_yGa_{1-x-y}N$ とし、前記第2の層を、 $Al_bIn_cGa_{1-b-c}N$ とし、前記第1及び第2の層の少なくとも一方にIn（インジウム）を含めることができる。また、請求項4に示すように、前記第1の層を、 $Al_xB_yGa_{1-x-y}N$ とし、前記第2の層を、 $Al_bB_cGa_{1-b-c}N$ とし、前記第1及び第2の層の少なくとも一方にB（ボロン）を含めることができる。また、請求項5に示すように、前記バッファ層は、複数の前記第1及び第2の層から成り、前記第1の層と前記第2の層とが交互に積層されていることが望ましい。また、請求項6に示すように、前記バッファ層における前記第1の層の厚みが0.5nm～50nm及び前記第2の層の厚みが0.5nm～200nmであることが望ましい。請求項7に示すように、前記基板の前記バッファ層が配置されている側の主面は、ミラー指数で示す結晶の面方位において（111）ジャスト面又は（111）面から-4度から+4度の範囲で傾いている面であることが望ましい。また、請求項8に示すように、前記窒化物系化合物半導体層は、GaN（窒化ガリウム）層、 $AlInN$ （窒化インジウム アルミニウム）層、 $AlGaInN$ （窒化ガリウム アルミニウム）層、 $InGaInN$ （窒化ガリウム インジウム）層、及び $AlInGaInN$ （窒化ガリウム インジウム アルミニウム）層から選択されたものであることが望ましい。また、請求項9に示すように、前記半導体領域を、電界効果トランジスタを形成するための複数の半導体層とし、前記第1の主電極をソース電極とし、前記第2の主電極をドレイン電極とし、前記制御電極をゲート電極とすることができる。また、請求項10に示すように、前記半導体領域を、高電子移動度トランジスタ（HEMT）を形成するための複数の半導体層とすることができる。また、請求項11に示すように、前記半導体領域を、メタル・セミコンダクタ電界効果トランジスタ（MESFET）を形成するための複数の半導体層とすることができる。また、請求項12に示すように、窒化物系化合物半導体を有する半導体装置の製造方法において、シリコン又はシリコン化合物から成る基板を用意する工程と、前記基板の上に、気相成長法によって、

化学式 $Al_xM_yGa_{1-x-y}N$

ここで、前記Mは、In（インジウム）とB（ボロン）とから選択された少なくとも1種の元素、

$$\begin{aligned} \text{前記 } x \text{ 及び } y \text{ は、} & 0 < x \leq 1, \\ & 0 \leq y < 1, \\ & x + y \leq 1 \end{aligned}$$

を満足する数値、で示される材料から成る第1の層と、

化学式 $Al_xM_yGa_{1-x-y}N$ 、

ここで、前記MはIn（インジウム）とB（ボロン）とから選択された少なくとも1種の元素、

$$\begin{aligned} \text{前記 } a \text{ 及び } b \text{ は、} & 0 < a \leq 1, \\ & 0 \leq b < 1, \\ & a + b \leq 1 \end{aligned}$$

を満足させる数値、で示される材料から成る第2の層とを順次に形成してバッファ層を得る工程と、前記バッファ層の上に、少なくとも1つの窒化物系化合物半導体層から成る半導体素子用半導体領域を気相成長法によって形成する工程と、前記半導体素子用半導体領域の表面上に第1及び第2の主電極と制御電極とを形成する工程とを有することが望ましい。

【0010】

【発明の効果】各請求項の発明によれば次の効果が得られる。

（1） 低コストであり且つ加工性も良いシリコン又はシリコン化合物から成る基板を使用するので、材料コスト及び生産コストの削減が可能である。このため、半導体装置のコスト低減が可能である。

（2） 基板の一方の主面に形成された格子定数がシリコンとGaNとの間の値を有する第1の層8と第2の層とから成るバッファ層は、基板の結晶方位を良好に引き継ぐことができる。この結果、バッファ層の一方の主面に、窒化物系半導体領域を結晶方位を揃えて良好に形成することができる。このため、半導体領域の平坦性が良くなり、半導体装置の電気的特性も良くなる。もし、シリコンから成る基板の一方の主面に、GaN半導体のみによって低温でバッファ層を形成した場合、シリコンとGaNとは格子定数の差が大きいため、このバッファ層の上面に平坦性に優れた窒化物系半導体領域を形成することはできない。

（3） 第1の層8と第2の層9との複合層から成るバッファ層は、従来のGaNやAlNの単一層から構成される低温バッファ層に比較して高温で結晶成長させることができる。このため、窒素源となるアンモニアを良好に分解させることができ、バッファ層はアモルファス層とならない。このため、バッファ層の上に形成されるエピタキシャル成長層即ち半導体領域の結晶欠陥の密度を十分に小さくすることができ、リーク電流の発生を防止することができる。

（4） 基板がサファイアに比較して熱伝導率に優れるシリコン又はシリコン化合物から形成されるので、デバイスの動作中に発生する熱を基板を通じて良好に放熱さ

せることができ、デバイスの耐圧、利得等の諸特性が良好に得られる。請求項3の発明では、バッファ層を構成する第1の層と第2の層の内の少なくとも一方の層にインジウムが含まれている。第1及び第2の層の少なくとも一方をインジウムを含む窒化物系化合物半導体（窒化インジウム系化合物半導体）とすれば、基板と窒化物系半導体領域との間の応力緩和効果が更に良好に得られる。即ち、第1及び第2の層の少なくとも一方を構成する窒化インジウム系化合物半導体、例えばInN、InGa_{0.5}N、AlInN、AlInGa_{0.5}N等はInを構成元素として含まない他の窒化物系化合物半導体、例えば、Ga_{0.5}N、AlN等に比較して、シリコン又はシリコン化合物から成る基板と熱膨張係数がより近似する。このため、バッファ層を構成する第1の層と第2の層のうち少なくとも一方の層にインジウムを含めることによって、基板と窒化物系半導体領域との間の熱膨張係数の差に起因する半導体領域の歪を良好に防止できる。請求項4の発明においては、バッファ層を構成する第1の層と第2の層の内の少なくとも一方の層にB（ボロン）が含まれている。B（ボロン）を含むバッファ層は、B（ボロン）がまないバッファ層よりもシリコン又はシリコン化合物から成る基板の熱膨張係数に近い熱膨張係数を有する。このため、B（ボロン）を含むバッファ層によれば、シリコン又はシリコン化合物から成る基板と窒化物系半導体領域との間の熱膨張係数差に起因する窒化物系半導体領域の歪を良好に防止できる。請求項5の発明においては、複数の第1の層と複数の第2の層とを交互に積層してバッファ層を構成するので、複数の薄い第1の層が分散配置される。この結果、バッファ層全体として良好なバッファ機能を得ることができ、バッファ層の上に形成される半導体領域の結晶性が良くなる。請求項6の発明によれば、バッファ層のバッファ機能が向上し、窒化物系半導体領域の平坦性を良くすることができる。請求項7の発明によれば、基板の上にバッファ層及び半導体領域を良好に形成することができる。即ち、基板の主面の面方位を（111）ジャスト面又は（111）ジャスト面からのオフ角度が小さい面とすることによって、バッファ層及び半導体領域の結晶表面の原子ステップ即ち原子レベルでのステップを無くすこと又は少なくすることができる。もし、（111）ジャスト面からのオフ角度の大きい主面上にバッファ層及び半導体領域を形成すると、これ等に原子レベルで見て比較的大きいステップが生じる。エピタキシャル成長層が比較的大きい場合には多少のステップはさほど問題にならないが、厚みの薄い層を有する半導体装置の場合には、特性の低下を招く恐れがある。これに対して、基板の主面を（111）ジャスト面又はオフ角度の小さい面とすれば、ステップが小さくなり、バッファ層及び半導体領域が良好に形成される。請求項12の発明によれば、特性の良い半導体装置を安価且つ容易に形成することができる。

【0011】

【第1の実施形態】次に、図1～図3を参照して本発明の第1の実施形態に係る窒化ガリウム系化合物半導体を用いたHEMTについて説明する。

【0012】図1に示す本発明の第1の実施形態に係るHEMTは、シリコンから成るサブストレート即ち基板1とバッファ層2とHEMT素子用半導体領域3と第1の電極としてのソース電極4と第2の電極としてのドレイン電極5と制御電極としてのゲート電極6と絶縁膜7とから成る。

【0013】HEMT素子半導体領域3は、不純物非ドーブのGa_{0.5}Nから成る電子走行層10と、非ドーブのAl_{0.5}Ga_{0.5}Nから成るスペーサ層11と、n形不純物としてSiのドーブされているn形Al_{0.5}Ga_{0.5}Nから成る電子供給層12とを有している。素子用半導体領域3の各層10、11、12は窒素とガリウムをベースとした窒化ガリウム系化合物半導体から成る。バッファ層2の上に配置された電子走行層10はチャンネル層とも呼ぶことができるものであり、例えば、500nmの厚みを有する。電子走行層10の上に配置されたスペーサ層11は例えば7nmの厚みを有し電子供給層12のn形不純物としてのシリコンが電子走行層10に拡散することを抑制する。スペーサ層11の上に配置された電子供給層12は活性層又は動作層又はチャンネル層とも呼ぶことができるものであり、例えば10nmの厚みを有する。ソース電極4及びドレイン電極5は電子供給層12にオーミック接触し、ゲート電極6は電子供給層12にショットキー接触している。なお、ソース電極4及びドレイン電極5と電子供給層12との間にn形不純物濃度の高いコンタクト層を設けることができる。SiO₂から成る絶縁膜7は半導体領域10の表面を覆っている。

【0014】電子供給層12及びスペーサ層11は極く薄い膜であるので、横方向には絶縁物として機能し、縦方向には導電体として機能する。従って、HEMTの動作時には、ソース電極4、電子供給層12、スペーサ層11、電子走行層10、スペーサ層11、電子供給層12、ドレイン電極5の経路で電子が流れる。この電子の流れ即ち電流の流れはゲート電極6に印加される制御電圧で調整される。

【0015】基板1は、導電形決定不純物としてB（ボロン）等の3族元素を含むp形シリコン単結晶から成る。この基板1のバッファ層2が配置されている側の主面1aは、ミラー指数で示す結晶の面方位において（111）ジャスト面である。この基板1の不純物濃度は、基板1を通るリーク電流を低減させるために比較的低い値、例えば $1 \times 10^{13} \text{ cm}^{-3} \sim 1 \times 10^{16} \text{ cm}^{-3}$ 程度であり、この基板1の抵抗率は比較的高い値、例えば $1.0 \Omega \cdot \text{cm} \sim 500 \Omega \cdot \text{cm}$ 程度である。基板1は、比較的厚い約350 μm の厚みを有し、半導体領域3及びバッファ層2の支持体として機能する。

【0016】基板1の一方の主面全体を被覆するように配置されたバッファ層2は、複数の第1の層8と複数の第2の層9とが交互に積層された複合層から成る。図1では、図示の都合上、バッファ層2の一部のみが示されているが、実際には、バッファ層2は、20個の第1の層8と20個の第2の層9とを有する。

【0017】第1の層8は、

化学式 $Al_xGa_{1-x}N$

ここで、 x は $0 < x \leq 1$ を満足する任意の数値、で示すことができる材料で形成される。即ち、第1の層8は、 AlN (窒化アルミニウム)又は $AlGaN$ (窒化ガリウム アルミニウム)で形成される。図1及び図2の実施形態では、前記式の x が1とされた材料に相当する AlN (窒化アルミニウム)が第1の層8に使用されている。第1の層8は、絶縁性を有する極薄い膜である。第1の層8の格子定数及び熱膨張係数は第2の層9よりもシリコン基板1に近い。

【0018】第2の層9は、 GaN (窒化ガリウム)又は

化学式 $Al_yGa_{1-y}N$

ここで、 y は、 $y < x$ 、 $0 < y < 1$

を満足する任意の数値、で示すことができる材料から成る極く薄い膜である。第2の層9として $Al_yGa_{1-y}N$ から成る導電形決定不純物を含まない半導体を使用する場合には、 Al (アルミニウム)の増大により発生する恐れのあるクラックを防ぐために y を $0 < y < 0.8$ を満足する値即ち0よりも大きく且つ0.8よりも小さくすることが望ましい。なお、この第1の実施形態の第2の層9は、上記化学式における $y = 0$ に相当する GaN から成る。前記第2の層を、化学式 $Al_yGa_{1-y}N$ ここで、 y は $y < x$ 及び $0 \leq y < 1$ を満足する数値、で表すこともできる。

【0019】バッファ層2の第1の層8の好ましい厚みは、 $0.5nm \sim 50nm$ 即ち $5 \sim 500$ オングストロームである。第1の層8の厚みが $0.5nm$ 未満の場合にはバッファ層2の上面に形成される素子用半導体領域3の平坦性が良好に保てなくなる。第1の層8の厚みが $50nm$ を超えると、第1の層8と第2の層9との格子不整差、及び第1の層8と基板1との熱膨張係数差に起因して第1の層8内に発生する引っ張り歪みにより、第1の層8内にクラックが発生する恐れがある。

【0020】第2の層9の好ましい厚みは、 $0.5nm \sim 200nm$ 即ち $5 \sim 2000$ オングストロームである。第2の層9の厚みが $0.5nm$ 未満の場合には、第1の層8、及びバッファ層2上に成長される素子用半導体領域3を平坦に成長させることが困難になる。また、第2の層9の厚みが $200nm$ を超えると、第2の層9と第1の層8との格子不整に起因して第2の層9内に発生する圧縮応力により、チャンネル層10の電子密度が低

下してHEMTの特性が劣化する。更に好ましくは、第2の層9の厚みを第1の層8の厚みより大きくするのがよい。このようにすれば、第1の層8と第2の層9との格子不整差及び第1の層8と基板1との熱膨張係数差に起因して第1の層8に発生する歪の大きさを第1の層9にクラックが発生しない程度に抑えること、及びチャンネル層10の電子濃度高濃度に保つことにおいて有利になる。

【0021】次に、第1の層8が AlN 、第2の層9が GaN とされた半導体半導体装置の製造方法を説明する。

【0022】まず、図3の(A)に示すp形不純物が導入されたp形シリコン半導体から成る基板1を用意する。バッファ層2を形成するためのシリコン基板1の一方の主面1aは、ミラー指数で示す結晶の面方位において(111)ジャスト面、即ち正確な(111)面である。しかし、図3において0で示す(111)ジャスト面に対して $-\theta \sim +\theta$ で示す範囲で基板1の主面1aを傾斜させることができる。 $-\theta \sim +\theta$ の範囲は $-4^\circ \sim +4^\circ$ であり、好ましくは $-3^\circ \sim +3^\circ$ であり、より好ましくは $-2^\circ \sim +2^\circ$ である。シリコン基板1の主面1aの結晶方位を、(111)ジャスト面又は(111)ジャスト面からのオフ角度が小さい面とすることによって、バッファ層2及び素子用半導体領域3をエピタキシャル成長させる際の原子レベルでのステップを無くすこと又は小さくすることができる。

【0023】次に、図3(B)に示すように基板1の主面1a上のバッファ層2は、周知のMOCVD(Metal Organic Chemical Vapor Deposition)即ち有機金属化学気相成長法によって AlN から成る第1の層8と GaN から成る第2の層9とを繰返して積層することによって形成する。即ち、HF系エッチャントで前処理したp形シリコン単結晶の基板1をMOCVD装置の反応室内に配置し、まず、 $950^\circ C$ で約10分間のサーマルアニーリングを施して表面の酸化膜を除去する。次に、反応室内にTMA(トリメチルアルミニウム)ガスと NH_3 (アンモニア)ガスを約65秒間供給して、基板1の一方の主面に厚さ約 $10nm$ の AlN 層から成る第1の層8を形成する。本実施例では基板1の加熱温度を $1120^\circ C$ とした後に、TMAガスの流量即ち Al の供給量を約 $63 \mu mol/min$ 、 NH_3 ガスの流量即ち NH_3 の供給量を約 $0.14 mol/min$ とした。続いて、基板1の加熱温度を $1120^\circ C$ とし、TMAガスの供給を止めてから反応室内にTMG(トリメチルガリウム)ガスと NH_3 (アンモニア)ガスとを約90秒間供給して、基板1の一方の主面に形成された上記 AlN から成る第1の層8の上面に、厚さ約 $30nm$ のn形の GaN から成る第2の層9を形成する。本実施例では、TMGガスの流量即ち Ga の供給量を約 $60 \mu mol/min$ 、 NH_3 ガスの流量即ち NH_3 の供給量を約 0.1

4 mol/minとした。本実施例では、上述のAlNから成る第1の層8とGaNから成る第2の層9の形成を20回繰り返してAlNから成る第1の層8とGaNから成る第2の層9との合計で40層が積層されたバッファ層2を得る。勿論AlNから成る第1の層8、GaNから成る第2の層9をそれぞれ50層等の任意の数に変えることもできる。

【0024】次に、バッファ層2の上面に周知のMOCVD法によってHEMT素子用形半導体領域3を形成する。即ち、上面にバッファ層2が形成された基板1をMOCVD装置の反応室内に配置して、反応室内にまずトリメチルガリウムガス即ちTMGガス及びNH₃（アンモニア）ガスを15分間供給してバッファ層2の上面に約500nmの厚みの非ドープGaN即ち導電形決定不純物を含まないGaNから成る電子走行層10を形成する。本実施例ではTMGガスの流量即ちGaの供給量を約62 μmol/min、NH₃ガスの流量即ちNH₃の供給量を約0.23 mol/minとした。

【0025】次に、反応室内TMAガスとTMGガスとアンモニアガスを85秒間供給して電子走行層10の上面に非ドープ即ち導電形決定不純物を含まないAl_{0.2}Ga_{0.8}Nから成るスペーサ層11を7nmの厚みに形成する。本実施例では、TMAガスの流量即ちAlの供給量を約8.4 μmol/min、TMGガスの流量を約15 μmol/min、NH₃ガスの流量を約0.23 mol/minとした。

【0026】次に、約15秒間結晶成長を中断した後、反応室内にTMAガスとTMGガスとアンモニアガスとSiH₄（シラン）ガスを約98秒間供給してスペーサ層11の上面にAl_{0.2}Ga_{0.8}Nから成る電子供給層12を約10nmの厚みに形成する。本実施例では、この時のTMAガスの流量を約8.4 μmol/min、TMGガスの流量を約15 μmol/min、アンモニアガスの流量を約0.23 mol/min、SiH₄ガスの流量を約21 nmol/minとした。

【0027】その後、半導体領域3及びバッファ層2の形成されたシリコン基板1をMOCVD装置から取り出し、周知のプラズマCVDによって半導体領域3の全面にシリコン酸化膜から成る絶縁膜7を形成する。絶縁膜7の厚みは、約100nmとする。

【0028】図1には1個のHEMTが示されているが、この製造時には1枚の半導体ウエハ即ち基板1を使用して多数のHEMTを同時に作る。このため、フォトリソグラフィにより、3塩化ホウ素（BCl₃）と水素の混合ガスを用いた反応性イオンエッチングにより、半導体領域3及びバッファ層2の素子分離領域をシリコン基板1までエッチングし、HEMTの素子分離を行う。このように素子分離すると、各素子領域の電気的特性等を他の素子の影響を受けることなしに良好に検査することができる。

【0029】次に、フォトリソグラフィとフッ酸系エッチャントを使用して、絶縁膜7にソース電極及びドレイン電極形成用の開口を形成した後、電子ビーム蒸着等を用いてTi（チタン）とAl（アルミニウム）を順次積層形成し、リフトオフしてソース電極4、ドレイン電極5を形成する。ゲート電極を形成する時も、同様な手順で絶縁膜7に開口を形成し、電子ビーム蒸着によってPd（パラジウム）、Ti（チタン）、Au（金）を蒸着し、リフトオフしてショットキバリア電極としての機能を有するゲート電極6を形成する。その後、周知のダイシング工程等により、エピタキシャルウエハを素子分離領域で切断分離して個別化した半導体装置（HEMTチップ）を完成させる。

【0030】本実施形態のHEMTによれば、次の効果が得られる。

（1） 低コストであり且つ加工性も良いシリコンから成る基板1を使用するので、材料コスト及び生産コストの削減が可能である。このため、HEMTのコスト低減が可能である。

（2） 基板1の一方の主面に形成された格子定数がシリコンとGaNとの間の値を有するAlNから成る第1の層8と第2の層9とから成るバッファ層2は、シリコンから成る基板1の結晶方位を良好に引き継ぐことができる。この結果、バッファ層2の一方の主面に、GaN系半導体領域3を結晶方位を揃えて良好に形成することができる。このため、半導体領域3の平坦性が良くなり、HEMTの電気的特性も良くなる。もし、シリコンから成る基板1の一方の主面に、GaN半導体のみによって低温でバッファ層を形成した場合、シリコンとGaNとは格子定数の差が大きいため、このバッファ層の上面に平坦性に優れたGaN系半導体領域を形成することはできない。

（3） AlNから成る第1の層8とGaNから成る第2の層9との複合層から成るバッファ層2は、従来のGaNやAlNの単一層から構成される低温バッファ層に比較して高温で結晶成長させることができる。このため、窒素源となるアンモニアを良好に分解させることができ、バッファ層2はアモルファス層とならない。このため、バッファ層2の上に形成されるエピタキシャル成長層即ち半導体領域3の結晶欠陥の密度を十分に小さくすることができ、リーク電流の発生を防止することができる。この結果、ピンチオフ特性の良好なHEMTを提供することができる。

（4） 基板1がサファイアに比較して熱伝導率に優れるシリコンから形成されるので、デバイスの動作中に発生する熱を基板1を通じて良好に放熱させることができ、デバイスの耐圧、利得等の諸特性が良好に得られる。

（5） シリコン基板1は窒化物系化合物半導体に比べて熱膨張係数が小さい為、熱不整に起因した引っ張り歪

がエピタキシャル層に加わる。このため、スペース層11と電子走行層10との間のAlGa_xN/GaNの界面の引っ張り応力を更に強めることができ、結果的にピエゾ電界効果を高めることができる。このため、電子走行層10即ちチャンネルの電子密度をサファイア基板を使用したHEMTに比較して高濃度にする事ができ、電子走行層10即ちチャンネルのシート抵抗を減少してドレイン電流を増大することが可能となる。

【0031】

【第2の実施形態】次に、図4を参照して第2の実施形態のMESFETを説明する。但し、図4において、図1と実質的に同一の部分には同一の符号を付してその説明を省略する。図4のMESFETは、図1のHEMTの半導体領域3を、n形不純物としてSiがドーパされたGaN化合物半導体層から成るn形半導体領域3aを設け、この他は図1と同一に形成したものである。即ち、図4のMESFETにおいて、シリコン基板1、バッファ層2、ソース電極4、ドレイン電極5、ゲート電極6、絶縁膜7は図1で同一符号で示すものと同様に形成されている。n形半導体領域3aはチャンネル層又は活性層とも呼ぶことができるものであり、バッファ層2の上に配置されている。ソース電極4及びゲート電極5はn形半導体領域3aにオーミック接触し、ゲート電極6はn形半導体領域3aにショットキバリア接触している。

【0032】図4のMESFETのGaN半導体領域3a以外の製造方法は、第1の実施形態と同一である。GaN半導体領域3aを形成する時には、バッファ層2の形成時に使用した反応室内にTMGガスとNH₃ガスとSiH₄（シラン）ガスを約450秒間供給して、基板1の一方の主面に形成されたバッファ層2の上面に、厚さ約150nmのn形半導体領域3aを形成する。本実施例では、TMGガスの流量、即ちGaの供給量を約60μmol/min、NH₃ガスの流量即ちNH₃の供給量を0.23mol/min、SiH₄ガスの流量、即ちSiの供給量を21nmol/minとした。

【0033】図4のMESFETは、図1のHEMTの効果の説明の欄で述べた(1)(2)(3)(4)と同一の効果有する。即ち基板1を安価にすること、半導体領域3aの平坦性及び結晶性を良くすること、MESFETの特性を良くすること、及び半導体領域3aの熱をシリコン基板1を介して良好に放散することが可能になる。

【0034】

【第3の実施形態】第1及び第2の実施形態のバッファ層2の構成を変えることができる。図5は、HEMT及びMESFET等を使用可能な第3の実施形態に従うバッファ層2aの一部を示す。この図5のバッファ層2aは、複数の第1の層8aと複数との第2の層9aとを交互に積層したものから成る。第1の層8aは、

化学式 $Al_xIn_yGa_{1-x-y}N$

ここで、x、yは、 $0 < x \leq 1$ 、

$0 \leq y < 1$ 、

$x + y \leq 1$

を満足する任意の数値、で示すことができる材料で形成される。即ち、第1の層8aは、AlN（窒化アルミニウム）、AlGa_xN（窒化ガリウム アルミニウム）、AlIn_yN（窒化インジウム アルミニウム）、及びAlGaIn_zN（窒化ガリウム インジウムアルミニウム）から選択されたもので形成される。図5の実施形態では、前記式のxが0.5、yが0.01とされた材料に相当するAl_{0.5}In_{0.01}Ga_{0.49}Nが第1の層8aに使用されている。第1の層8aは、絶縁性を有する極く薄い膜である。アルミニウムを含む第1の層8aの格子定数及び熱膨張係数はシリコン基板1の格子定数及び熱膨張係数と半導体領域3aの格子定数及び熱膨張係数との間の値を有する。

【0035】第2の層9aは

化学式 $Al_aIn_bGa_{1-a-b}N$

ここで、a、bは、 $0 \leq a < 1$ 、

$0 \leq b < 1$ 、

$a + b \leq 1$

を満足する任意の数値、で示すことができる材料から成る半導体の薄い膜である。即ち、第2の層9aは例えばGa_{0.5}N、AlN、InN、InGa_{0.5}N、AlGa_{0.5}N、AlIn_{0.5}N及びAlInGa_{0.5}Nから選択されたもので形成される。図5の実施形態では、前記式のaが0.05、bが0.35とされた材料に相当するAl_{0.05}In_{0.35}Ga_{0.6}Nが第2の層9aに使用されている。第2の層9aの価電子帯と伝導帯との間のギャップ即ちバンドギャップが第1の層8aのバンドギャップよりも大きい。

【0036】次に、第1の層8aがAl_{0.5}In_{0.01}Ga_{0.49}N、第2の層9aがAl_{0.05}In_{0.35}Ga_{0.6}Nとされたバッファ層2aの製造方法を説明する。バッファ層2aは第1の実施形態と同様な基板1の主面1a上に形成される。このバッファ層2aは、周知のMOCVD (Metal Organic Chemical Vapor Deposition) 即ち有機金属化学気相成長法によってAl_{0.5}In_{0.01}Ga_{0.49}Nから成る第1の層8aとAl_{0.05}In_{0.35}Ga_{0.6}Nから成る第2の層9aとを繰返して積層することによって形成する。即ち、シリコン単結晶の基板1をMOCVD装置の反応室内に配置し、まず、サーマルアニーリングを施して表面の酸化膜を除去する。次に、反応室内にTMA（トリメチルアルミニウム）ガス、TMG（トリメチルガリウム）ガス、TMIn（トリメチルインジウム）ガスとNH₃（アンモニア）ガスを約24秒間供給して、基板1の一方の主面に厚さT1が約5nm即ち約50オングストロームのAl_{0.5}In_{0.01}Ga_{0.49}Nから成る第1の層8aを形成する。本実施例では、基板1の加熱温度を800℃とした後に、TMAガスの

流量即ちAlの供給量を約 $14\mu\text{mol}/\text{min}$ 、TMGガスの流量を $31\mu\text{mol}/\text{min}$ 、TMInガスの流量を $47\mu\text{mol}/\text{min}$ 、 NH_3 ガスの流量即ち NH_3 の供給量を約 $0.23\text{mol}/\text{min}$ とした。続いて、TMAガス、TMGガス及びTMInガスの供給を止め、基板1の加熱温度を 750°C まで下げ、しかる後、TMAガス、TMGガス、TMInガス、及び NH_3 （アンモニア）ガスを約83秒間供給して、第1の層8aの上面に、厚さT2が 30nm 即ち 300 オングストロームの $\text{Al}_{0.5}\text{In}_{0.5}\text{Ga}_{0.5}\text{N}$ から成る第2の層9aを形成する。なお、 SiH_4 ガスを同時に供給して形成膜中に不純物としてのSiを導入することもできる。本実施例では、TMAガスの流量を $2.8\mu\text{mol}/\text{min}$ 、TMGガスの流量を $46\mu\text{mol}/\text{min}$ 、TMInガスの流量を $59\mu\text{mol}/\text{min}$ 、 NH_3 ガスの流量即ち NH_3 の供給量を約 $0.23\text{mol}/\text{min}$ とした。本実施例では、上述の $\text{Al}_{0.5}\text{In}_{0.5}\text{Ga}_{0.5}\text{N}$ から成る第1の層8aと $\text{Al}_{0.5}\text{In}_{0.5}\text{Ga}_{0.5}\text{N}$ から成る第2の層9aの形成を10回繰り返して $\text{Al}_{0.5}\text{In}_{0.5}\text{Ga}_{0.5}\text{N}$ から成る第1の層8aと $\text{Al}_{0.5}\text{In}_{0.5}\text{Ga}_{0.5}\text{N}$ から成る第2の層9aとが交互に20層積層されたバッファ層2を形成する。勿論 $\text{Al}_{0.5}\text{In}_{0.5}\text{Ga}_{0.5}\text{N}$ から成る第1の層8a、 $\text{Al}_{0.5}\text{In}_{0.5}\text{Ga}_{0.5}\text{N}$ から成る第2の層9aをそれぞれ50層等の任意の数に変えることもできる。

【0037】図5の第3の実施形態のバッファ層2aは図1の第1の実施形態と同一の効果を有し、更に、バッファ層2aにインジウムが含まれているので、バッファ層2aにインジウムを含めない場合よりもバッファ層2aの熱膨張係数をシリコン基板1に近似させることができるという効果を有する。

【0038】

【第4の実施形態】図6に示す第4の実施形態のバッファ層2bは、図1及び図4のバッファ層2を変形したものであり、第1及び第2の層8b、9bの交互積層体から成る。第1の層8bは、

化学式 $\text{Al}_x\text{B}_y\text{Ga}_{1-x-y}\text{N}$

ここで、x、yは、 $0 < x \leq 1$ 、

$0 \leq y < 1$ 、

$x + y \leq 1$

を満足する任意の数値、で示すことができる材料で形成される。即ち、第1の層8bは、 AlN （窒化アルミニウム）、 AlGaIn （窒化ガリウム アルミニウム）、 AlBN （窒化ボロン アルミニウム）、及び AlBGaN （窒化ガリウム ボロン アルミニウム）から選択されたもので形成される。図6の実施形態では、前記式のxが0.5、yが0とされた材料に相当する $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ が第1の層8bに使用されている。第1の層8bは、絶縁性を有する極薄い膜である。第1の層8bの格子定数及び熱膨張係数は第2の層9bよりもシリコ

ン基板1に近い。

【0039】第2の層9bは、

化学式 $\text{Al}_a\text{B}_b\text{Ga}_{1-a-b}\text{N}$

ここで、a、bは、 $0 \leq a < 1$ 、

$0 \leq b < 1$ 、

$a + b \leq 1$

を満足する任意の数値、で示すことができる材料から成る半導体の薄い膜である。即ち、第2の層9bはAl、B及びGaから選択された少なくとも1つの元素とNとを含む層であり、例えばGaIn、BN、AlN、BGaN、AlGaIn、AlBN及びAlBGaNから選択されたもので形成される。図6の実施形態では、前記式のaが0、bが0.3とされた材料に相当する $\text{B}_{0.3}\text{Ga}_{0.7}\text{N}$ が第2の層9bに使用されている。第2の層9bの価電子帯と伝導帯との間のギャップ即ちバンドギャップが第1の層8bのバンドギャップよりも大きい。

【0040】バッファ層2bは基板1の(111)ジャスト面を有する主面1a上に周知のMOCVD (Metal Organic Chemical Vapor Deposition) 即ち有機金属化学気相成長法によって $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ から成る第1の層8bと $\text{B}_{0.3}\text{Ga}_{0.7}\text{N}$ から成る第2の層9bとを

繰返して積層することによって形成する。即ち、シリコン単結晶の基板1をMOCVD装置の反応室内に配置し、まず、サーマルアニーリングを施して表面の酸化膜を除去する。次に、反応室内にTMA（トリメチルアルミニウム）ガス、TMG（トリメチルガリウム）ガス、 NH_3 （アンモニア）ガスを約27秒間供給して、基板11の一方の主面に厚さT1が約 5nm 即ち約 50 オングストロームの $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ から成る第1の層8bを形成する。本実施例では基板1の加熱温度を 1080°C とした後に、TMAガスの流量即ちAlの供給量を約 $31\mu\text{mol}/\text{min}$ 、TMGガスの流量を $31\mu\text{mol}/\text{min}$ 、 NH_3 ガスの流量即ち NH_3 の供給量を約 $0.14\text{mol}/\text{min}$ とした。続いて、TMAガスの供給を止め、基板1の加熱温度を 1120°C まで下げ、しかる後、TEB（トリエチルボロン）ガス、TMGガス、及び NH_3 （アンモニア）ガスを約85秒間供給して、第1の層8bの上面に、厚さT2が 30nm 即ち 300 オングストロームのn形の $\text{B}_{0.3}\text{Ga}_{0.7}\text{N}$ から成る第2の層9bを形成する。なお、同時に SiH_4 ガスを供給して形成膜中に不純物としてのSiを導入することもできる。本実施例では、TEBガスの流量即ちボロンの供給量を $75\mu\text{mol}/\text{min}$ 、TMGガスの流量即ちガリウムの供給量を $63\mu\text{mol}/\text{min}$ 、 NH_3 ガスの流量即ち NH_3 の供給量を約 $0.14\text{mol}/\text{min}$ とした。本実施例では、上述の $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ から成る第1の層8bと $\text{B}_{0.3}\text{Ga}_{0.7}\text{N}$ から成る第2の層9bとを交互に合計で100層積層されたバッファ層2bを形

成する。勿論Al_{0.5}Ga_{0.5}Nから成る第1の層8bと、B_{0.5}Ga_{0.5}Nから成る第2の層9bをそれぞれ25層等の任意の数に変えることもできる。

【0041】図6のバッファ層2bは図1のバッファ層2と同様な効果を有し、更に、第2の層9bにボロンが含まれているので、第2の層9bがボロンを含まない場合に比べて堅牢になり、クラックの発生を防いで第2の層9bを比較的厚く形成することができるという効果を有する。

【0042】

【変形例】本発明は上述の実施形態に限定されるものでなく、例えば次の変形が可能なのである。

(1) 基板11を単結晶シリコン以外の多結晶シリコン又はSiC等のシリコン化合物とすることができる。

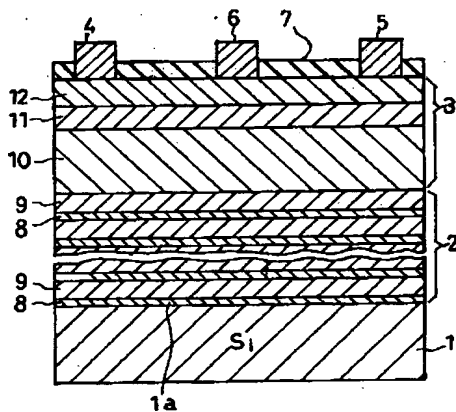
(2) 半導体領域3、3aの各層の導電形を実施例と逆にすることができる。

(3) 半導体領域3、3aの各層を、GaN（窒化ガリウム）、AlInN（窒化インジウム アルミニウム）、AlGaInN（窒化ガリウム アルミニウム インジウム）、及びAlInGaInN（窒化ガリウム インジウム アルミニウム）から選択された窒化ガリウム系化合物半導体又は窒化インジウム系化合物半導体とすることができる。

(4) 図1のHEMTにおいて、活性層即ち電子走行層10とバッファ層2との間に電子供給層12と同様な電子供給層を設けることができる。

(5) HEMT及びMESFETの代りに絶縁ゲート型電圧効果トランジスタを設けることができる。 *

【図1】



* (6) バッファ層2、2a、2bの第1の層8、8a、8bの数を第2の層9、9a、9bよりも1層多くしてバッファ層2、2a、2bの最上層を第1の層8、8a、8bとすることができる。また、逆に第2の層9、9a、9bの数を第1の層8、8a、8bの数よりも1層多くすることもできる。

(7) 第1の層8、8a、8b及び第2の層9、9a、9bは、これらの機能を阻害しない範囲で不純物を含むものであってもよい。

10 【図面の簡単な説明】

【図1】本発明の第1の実施形態に従うのHEMTを概略的に示す中央縦断面図である。

【図2】図1のHEMTの平面図である。

【図3】図1のHEMTの構造を製造工程順に拡大して示す断面図である。

【図4】第2の実施形態のMESFETを示す断面図である。

【図5】第3の実施形態の基板とバッファ層の一部を示す断面図である。

20 【図6】第4の実施形態の基板とバッファ層の一部を示す断面図である。

【符号の説明】

1 シリコン単結晶から成る基板

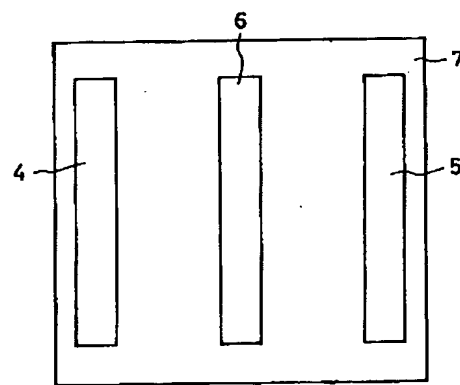
2、2a、2b バッファ層

8、8a、8b 第1の層

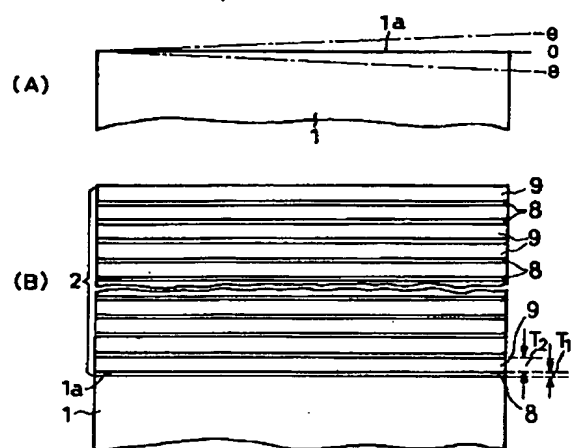
9、9a、9b 第2の層

3、3a 半導体領域

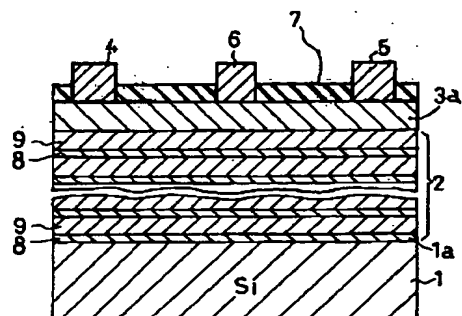
【図2】



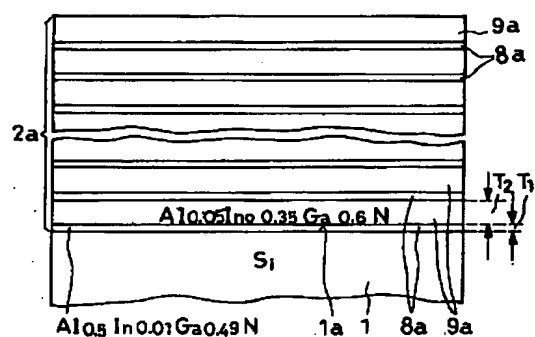
【図3】



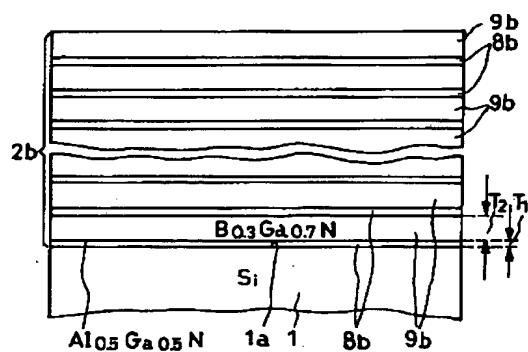
【図4】



【図5】



【図6】



フロントページの続き

Fターム(参考) 5F045 AA04 AB14 AB17 AC01 AC08
 AC12 AD12 AD14 AD15 AF03
 BB08 BB12 BB16 CA06 CA07
 DA53 DA54
 5F102 GB01 GC01 GD01 GD10 GJ03
 GJ10 GK04 GK08 GK09 GL04
 GL08 GL09 GM04 GM06 GM08
 GM09 GM10 GQ01 GR01 GT02
 GT03 GV07 HC02 HC21
 5F140 AA24 AA34 AB08 BA06 BA20